



TITLE:

自動車制御用集積回路とその演算
アルゴリズムに関する研究(
Abstract_要旨)

AUTHOR(S):

原田, 義久

CITATION:

原田, 義久. 自動車制御用集積回路とその演算アルゴリズムに関する研究. 京都大学, 1997, 博士(工学)

ISSUE DATE:

1997-03-24

URL:

<http://hdl.handle.net/2433/202343>

RIGHT:

氏 名	はら 原 た よし ひさ 久
学位(専攻分野)	博 士 (工 学)
学 位 記 番 号	論 工 博 第 3216 号
学位授与の日付	平 成 9 年 3 月 24 日
学位授与の要件	学 位 規 則 第 4 条 第 2 項 該 当
学位論文題目	自動車制御用集積回路とその演算アルゴリズムに関する研究

論文調査委員 (主 査) 教 授 矢 島 脩 三 教 授 田 丸 啓 吉 教 授 安 陪 稔

論 文 内 容 の 要 旨

自動車の制御システムは、1000分の1秒程度の周期で高速制御されている。このため、自動車の制御用コンピュータを構成する集積回路では、高速演算性が大変重要となる。

本論文は、自動車の高速走行制御を実現するための乗算アルゴリズム、演算アルゴリズムのハードウェア化、自動車内高速通信方式の考案など、自動車制御用集積回路の高速化とその演算アルゴリズムに関する研究成果をまとめたものであり、8章からなっている。

第1章は序論であり、本研究の背景、目的と概要を述べている。

第2章では、1930年代の真空管式ラジオの搭載にはじまり、現在では20以上のエレクトロニクスシステムが搭載されるに至った自動車のエレクトロニクス化の歴史を解説し、自動車という厳しい設置環境条件にもかかわらず、比較的早いタイミングで新しいエレクトロニクス技術の導入がはかられてきたことを示している。

第3章では、乗算の高速化について述べている。デジタル信号処理の基本演算である乗算機能が今後自動車の走行制御において重要度が増すと考えられている。冗長2進表現を用いると桁上げが伝播しない加算が可能となり、高速化がはかられるので、16ビット冗長2進乗算器を設計・試作し、その高速性を示すとともに、LSI (Large Scale Integration) 化に際してレイアウトの繰り返し性が良いことを示している。一方、冗長2進表現では表現に0, 1, -1の3値を用いるため内部信号線が増加するという欠点がある。そこで内部信号線が増加しない加算アルゴリズムの提案と冗長2進表現での符号割り付けの最適化を行い、従来の高速加算と同等の回路規模で、実用規模である8ビット以上の加算では論理段数が短くなることを示している。

第4章では、近年自動車への適用検討が多いファジィ制御に関し、自動車制御に適したファジィ制御用ハードウェアについて述べている。自動車制御では1000分の1秒程度の高速応答性が要求され、かつ入出力数も多いため、装置のLSI化が不可欠である。そこで、自動車制御の要求に対応できるファジィ制御用LSIを開発し、悪路耐久自動車運転の操舵制御に適用し、人間の操作と同等の制御性が実現できるこ

とを示している。

第5章では、制御システムごと、車種ごとに異なる自動車制御用コンピュータ（ECU）の共通化、設計変更容易化について述べている。ECUはマイクロコンピュータと周辺回路で構成されており、この周辺回路をプログラマブルなLSIで置き換える考え方である。開発されたLSIは、一種のマイクロコンピュータで、パリティビットを含む単一語長命令、プログラム領域と割り込み処理領域のハードウェア分離など新しい高信頼化技術の組み込みを行っている。この開発されたLSIにより、ECUの小型化や共通化が可能なことを示している。

第6章では、リアルタイム制御用の自動車内高速通信方式について述べている。将来的には、通信機能や信号処理機能を内蔵したセンサやパワー素子が実用化され、これらを含む機能分散型システムが構成されることが考えられる。そこで、センサやパワー素子に内蔵可能な小規模回路で実現できる簡易型通信方式を考案・実装し、エンジン制御に適用して、リアルタイム制御用通信に充分利用できることを示している。実装した通信インターフェースの回路規模は500ゲート程度であり、通常的高速通信方式の通信インターフェースに比べ1桁以上小さい回路規模である。

第7章では、0.1秒以下で対象認識が必要とされる予防安全や運転支援のための高速画像処理について述べている。最も基本的な処理の一つである線分抽出に関して、従来できなかった毎画面処理を可能とする新しい処理方式を考案して装置化している。ここでは、線分抽出をはじめ、4種の定型的前処理機能をハードウェア化して、0.1秒以下で対象物認識を可能とする車載実験用の高速画像処理装置の開発結果について述べている。

第8章は結論であり、本研究で得られた成果を要約している。

論文審査の結果の要旨

本論文は、自動車の走行制御で特に重要な高速制御性を実現するために行った自動車制御用集積回路の高速化とその演算アルゴリズムに関する研究をまとめたもので、得られた主な成果は次の通りである。

1. 桁上げが上位桁に伝搬しない冗長2進加算を用いた乗算器を設計・試作し、その高速性とLSI化のしやすさを実証した。また、表現に0, 1, -1の3値を用いる冗長2進表現での大きな課題である信号線の増加に対して、信号線の増加が少ない新しい加算アルゴリズムを考案するとともに冗長2進表現での最適符号割り付けにより、回路規模の小さい高速加算器を実現した。

2. 人の操作に近い制御が可能なファジィ制御を自動車に適用するために、高速推論が可能なファジィ制御用LSIを開発して、制御に適用し、目標通りの高速性とファジィ制御の有用性を実証した。

3. 自動車制御用コンピュータの小型化や共通化をはかるため、マイクロコンピュータの周辺回路を置き換えるプログラマブルなLSIを開発して、効果を実証した。また、自動車での高信頼性要求にこたえるために、プログラム暴走を起こしにくい高信頼化技術を提案し、LSIに組み込みを行った。

4. 自動車での1000分の1秒程度のリアルタイム制御を機能分散型システムで実現するため、従来的高速通信方式に比べ1桁以上小さな回路で実現可能な簡易型通信方式を考案・実装し、機能分散型エンジン制御に適用可能なことを実証した。

5. 0.1秒以内で対象物認識が必要な走行環境認識用画像処理に関して、従来できなかった毎画面処理を可能とする線分抽出の新しいアルゴリズムを考案・実装し、走行路認識に適用し、0.1秒以内で認識が可能なることを実証した。

以上、要するに、本論文は自動車制御用集積回路の高速化に関して、いくつかの新しい提案を行い、これを開発・実装することによりその効果を実証したものであり、学術上、實際上寄与するところが少なくない。よって本論文は博士（工学）の学位論文として価値あるものと認める。また、平成9年1月27日、論文内容とそれに関連した事項について試問を行った結果、合格と認めた。